

【特許請求の範囲】

【請求項 1】 デジタル信号を記録再生する磁気記録再生装置に用いられるデータ検出装置において、再生データレートの 1 倍及び整数倍の再生クロックを生成する再生クロック生成手段と、生成された再生クロックに応じて再生データをサンプリングし A/D 変換する手段と、A/D 変換後のデジタルデータを演算することによって、再生データに対する A/D 変換の理想サンプリング点からの位相ずれを、A/D 変換後のデジタルデータが“+1”レベルから“-1”レベルに変化する際のゼロクロス点のみを用いて検出する検出手段とを備え、理想サンプリング点でのデジタルデータを予測してデータ検出を行なうように構成したことを特徴とするデータ検出装置。

【請求項 2】 前記再生クロック生成手段で生成される再生クロックにより、A/D 変換後のデジタルデータが“+1”レベルから“-1”レベルに変化する際、再生データレートの 1 倍の再生クロックによりサンプリングされた“+1”及び“-1”レベルのデジタルデータのサンプリング点の中間点での信号レベルを、再生データレートの整数倍の再生クロックを用いて検出する手段と、検出した信号レベルに基づいて受信した信号の位相ずれ成分を算出する手段と、算出した位相ずれ成分に基づいてデジタルデータのサンプリング点での位相ずれに伴う信号レベルの変動を予測して補正する手段とを備えることを特徴とする請求項 1 記載のデータ検出装置。

【請求項 3】 前記検出手段は、変動周期が短い位相ずれをカットし、定常位相ずれを検出するように構成したことを特徴とする請求項 1 記載のデータ検出装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、デジタル信号を記録再生する磁気記録再生装置に用いられ、再生された信号を元の値レベルのデジタル信号に変換するデータ検出装置に関するものである。

【0002】

【従来の技術】 従来のこの種の磁気記録再生装置として、デジタル VTR (以下 D-VTR という) の記録再生においてパーシャルレスポンス CLASS IV 方式 (以下 PR 4 方式という) とビタビ復号方法とを組み合わせることで記録密度の向上を図っている例がある。この例は、PR 4 方式が有する帯域通過型の周波数特性とビタビ復号方法が有する誤り訂正能力の高さを活用している。このような例においても、他のデジタル磁気記録再生装置と同様に、再生信号から PLL 回路などによって生成される再生クロックによって再生信号のデータ検出を行なっている。

【0003】 図 1 は、例えば特開平 3-16063 号公報に開示された D-VTR での従来の磁気記録再生装置の構成を示すブロック図である。図中 50 は磁気記録媒体としての磁

気テープ、2 は磁気テープに対して信号の記録、再生を行なう回転ヘッドである。また、図中 3、20~23 は記録系の構成部材を示し、1、4~19 は再生系の構成部材を示している。

【0004】 記録系は、入力されるアナログの映像信号をデジタル化する A/D 変換器 20 と、デジタル化された映像データを DCT (離散的コサイン変換) などにて圧縮するデータ圧縮回路 21 と、誤り訂正符号を付加する ECC (誤り訂正コード) 回路 22 と、記録信号を PR 4 方式に合わせて帯域制限するプリコード回路 23 と、記録信号を増幅する増幅器 3 とを有する。

【0005】 再生系において、1 は回転ヘッド 2 により磁気テープ 50 から再生された再生信号を増幅する増幅器であり、増幅器 1 は増幅後の再生信号をイコライザ回路 4 へ出力する。イコライザ回路 4 は、再生信号の波形等化処理を行ない、処理後の再生信号を PLL (Phase Locked Loop) 回路 6a、演算処理回路 5、エンベロープ検波回路 11 へ出力する。PLL 回路 6a は、入力された再生信号に基づいて再生クロックを生成して出力する。演算処理回路 5 は、再生信号に対して (1+D) (D: 1 ビット遅延演算子) 処理を行い、PR 4 型検出信号を作成して、それを A/D 変換器 7、エンベロープ検波回路 12 へ出力する。A/D 変換器 7 は演算処理後の再生信号をデジタルデータに変換して選択回路 8 へ出力する。選択回路 8 は、A/D 変換器 7 の出力を偶数列と奇数列とに分割して、それぞれをビタビ復号回路 9、10 へ出力する。

【0006】 エンベロープ検波回路 11 は、イコライザ回路 4 から出力される再生信号をエンベロープ検波し、そのエンベロープ検波信号を比較回路 13 へ出力する。比較回路 13 は、入力されたエンベロープ検波信号と所定の基準レベルとを比較し、その比較結果をイクスクルーシブオア回路 15a とイクスクルーシブオア回路 15b とへ出力する。一方、エンベロープ検波回路 12 は、演算処理回路 5 から演算処理後の再生信号をエンベロープ検波し、そのエンベロープ検波信号を比較回路 14 へ出力する。比較回路 14 は、入力されたエンベロープ検波信号と所定の基準レベルとを比較し、その比較結果をイクスクルーシブオア回路 15a へ出力する。イクスクルーシブオア回路 15a は、両比較結果の排他的論理和を得て、これをイクスクルーシブオア回路 15b 及び PLL 回路 6a へ出力する。このイクスクルーシブオア回路 15a からの出力に同期して、PLL 回路 6a は前述のような再生クロックを生成する。イクスクルーシブオア回路 15b は、イクスクルーシブオア回路 15a の出力と比較回路 13 からの比較結果との排他的論理和を得て、これをビタビ復号回路 9、10 へ出力する。

【0007】 選択回路 16 は、ビタビ復号回路 9 からの偶数列の再生データとビタビ復号回路 10 からの奇数列の再生データとを選択して合成し、合成された再生データを誤り検出・訂正回路 17 へ出力する。誤り検出・訂正回路

17は、誤り検出、誤り訂正、修正などを行ない、データ伸長回路18は、圧縮されているデータを元に戻すための伸長処理を行なって、これらの処理が施された再生データはD/A変換器19へ出力される。D/A変換器19は、デジタルの再生データをアナログ化して、元の映像信号を出力する。

【0008】次に、動作について説明する。まず、記録時の動作を説明する。A/D変換器20に入力された映像信号は量子化された後、データ圧縮回路21にて時間軸圧縮が行なわれ、ECC回路22で伝送路上での誤りを訂正するための符号が付加されて、プリコード回路23へ出力される。プリコード回路23でプリコードされた記録すべき映像信号は、増幅器3から回転ヘッド2を介して磁気テープ50に記録される。

【0009】次に、再生時の動作を説明する。磁気テープ50に記録されたデジタルデータは、回転ヘッド2を通して増幅器1へ読み出される。増幅器1の出力はイコライザ回路4で波形等化された後、演算処理回路5とPLL回路6aとへ出力される。PLL回路6aでは、再生信号に応じてデータのビット単位の再生クロックが生成される。演算処理回路5では、PLL回路6aで生成された再生クロックによりイコライザ回路4の出力が $(1+D)$ 処理され、A/D変換器7へ出力される。また再生クロックに基づきA/D変換器7で量子化されたデータは、その信号列が選択回路8でそれぞれ偶、奇数列に分けられ、ビタビ復号回路9、10において、エンベロップ検波回路11、12と比較回路13、14とにより得られる制御信号と前記再生クロックとに基づいて、復号化が行なわれる。なお、磁気テープ50からの再生時に付加される電磁変換系による微分特性 $1/(1-D)$ なる特性と演算処理回路5でのアナログ1ビット遅延・加算処理により付加される $1/(1+D)$ なる特性とによって、プリコード時に付加された $(1-D)$ なる特性は相殺されるので、復号データはそのまま記録符号の形になっている。

【0010】ビタビ復号回路9、10において利用される

受信が $1 \rightarrow 1$ または $1 \rightarrow 0$ の状態遷移 ($S_j = 1$)
 受信が $0 \rightarrow 0$ または $1 \rightarrow 1$ の状態遷移 ($S_j = 0$)
 受信が $0 \rightarrow 0$ または $0 \rightarrow 1$ の状態遷移 ($S_j = -1$)

として生き残りパスを判断する。そして、図3(b)に示すようにトレリス線図上のこれらの連続するつながりの

復号データ=0 (S_j の遷移が $1 \rightarrow 1$ または $0 \rightarrow 0$ の時)
 復号データ=1 (S_j の遷移が $1 \rightarrow 0$ の時)
 復号データ=-1 (S_j の遷移が $0 \rightarrow 1$ の時)

に従って復号する。

【0014】以上のようなアルゴリズムにより、ビタビ復号回路9、10にて再生信号がその偶、奇数列について独立に復号され、選択回路16で偶、奇数列の再生データが合成されて、分割前の元の配列に戻される。合成された再生データは、誤り検出・訂正回路17、データ伸張回路18により信号処理が施され、D/A変換器19から元のア

ファガソンのアルゴリズムによるビタビ復号の機能について説明する。ビタビ復号回路9、10は、PR4型再生信号の特徴として信号列の偶数列と奇数列とを独立に扱えることを利用して、この再生信号を偶・奇数列に分割された復号用データをそれぞれ独立に復号する。また、このようにすることにより高速処理を要する復号信号処理においてデータレートを2倍にすることができる。

【0011】図2は再生信号のレベル及び再生信号に含まれるゼロクロス点を示す図である。図2において、“+1”、“-1”は信号レベルを表し、a、b、cはサンプリング点であり、 V_1 、 V_2 、 V_3 は各サンプリング点での受信レベルであり、A、B、Cはゼロクロス点を示している。再生信号は、図2に示すような3値レベルの信号である。「確からしきデータ」の初期値を0として以下に述べる計算によって順次各時点での「確からしきデータ」の値を決定する。

$\Delta K_{j-1} = Y_{j-1}$ ΔK_{j-1} : 時点(J-1)における「確からしきデータ」

Y_j : 時点Jにおける受信データ

$\Delta K_{j-1} = Y_j$ は状態パラメータ S_j を決めるパラメータであり、以下のように S_j を決定する。

【0012】

$S_j = 1$ ($\Delta K_{j-1} - Y_j > 1$)
 $S_j = 0$ ($-1 < \Delta K_{j-1} - Y_j < 1$)
 $S_j = -1$ ($\Delta K_{j-1} - Y_j < -1$)

【0013】状態パラメータ S_j により時点Jにおける「確からしきデータ」 ΔK_j は、

$\Delta K_j = Y_{j-1} + 1$ ($S_j = 1$)
 $\Delta K_j = \Delta K_{j-1}$ ($S_j = 0$)
 $\Delta K_j = Y_{j-1} - 1$ ($S_j = -1$)

として更新され、このような処理を繰り返しながら順次状態パラメータ S_j を決定する。このようにして決定された一連の状態パラメータ S_j により、図3(a)に示すように、

状態から2通りずつ生き残っているパスの一方を生き残りパスとして選択し、

ナログ映像信号が出力される。

【0015】

【発明が解決しようとする課題】従来の磁気記録再生装置は以上のように構成されており、PLL回路で生成された再生クロックに基づき再生信号の標本化・信号処理を行い、高い誤り訂正能力を持つビタビ復号方法を採用することにより、高密度な磁気記録を図っている。なお、

ビタビ復号方法は受信した再生信号をその時点より前の時点の受信信号の状態を基に最尤復号するものである。この方法は、白色ノイズなどのランダムなノイズに対しては効果的であるが、電磁変換系に特有の波形歪、PLLなどの定常位相誤差に対しては余り効果がない。図4はサンプリング点と復号誤りとの関係をシミュレーションした結果を示している。図4からわかるように、ファラソンのアルゴリズムによるビタビ復号方法では、サンプリング点からのずれが大きくなるとビット誤り率が急激に大きくなるので、ビタビ復号の効果を得るためには正確にデータ検出タイミングに合わせて復号化を行う必要がある。これは状態パラメータS_iを決定するための「確からしさデータ」が受信信号レベルに依存し、定常的な位相のずれが「確からしさデータ」に直接影響を及ぼすためである。特に受信信号レベルが極性反転をするときには位相ずれの影響は2倍になる。

【0016】本発明は、斯かる事情に鑑みてなされたものであり、PLL回路で生成された再生クロックによるデータ検出ポイントの位相ずれを検出して、正確な復号化を行うことができる磁気記録再生装置におけるデータ検出装置を提供することを目的とする。

【0017】

【課題を解決するための手段】本発明に係るデータ検出装置は、再生データレートの1倍及び整数倍の再生クロックを発生するPLL手段と、この再生クロックにより再生データをサンプリングして量子化するA/D変換手段と、再生データに対する理想サンプリング点からの位相ずれを検出して理想サンプリング点での信号レベルを予測する手段とを備えることを特徴とする。

【0018】

【作用】本発明のデータ検出装置にあっては、再生クロック生成手段により生成された再生クロック及びこの再生クロックの整数分の1倍の周期の再生クロックによるサンプリング点の信号レベルに基づいてクロックの位相ずれ成分を検出し、復号される信号レベルをこの検出した位相ずれ成分に応じて補正する。このようにすると、この補正された信号レベルに基づいて例えばビタビ復号方法により復号化を行なう場合に、理想的な受信状態での高精度の復号化が行なわれて復号化時の誤り率は低い。

【0019】また、白色ノイズ、ジッタなどの変動周期が短いランダムな位相ずれはカットして、定常的な位相ずれを検出するようにすれば、ビタビ復号方法における位相ずれ補正の欠点を解消して、電磁変換系に特有な波形歪などの定常位相ずれが補正される。

【0020】

【実施例】以下、本発明をその実施例を示す図面に基いて具体的に説明する。

【0021】図5は、本発明に係るデータ検出装置を組み込んだ磁気記録再生装置の再生側の構成を示すブロッ

ク図である。なお磁気テープ、磁気ヘッド及び記録系は従来例と同じであるので、これらの図示は省略している。なお、図5において、図1と同番号を付した部分は同一部分を示している。

【0022】図中6a、6bはそれぞれ、イコライザ回路4の出力に応じて、データ1ビット単位の（すなわちデータレートの1倍）の再生クロックを生成するPLL回路、この再生クロックの2分の1周期の再生クロック（1/2再生クロック）を生成するPLL回路である。A/D変換器7は、PLL回路6bからの1/2再生クロックに基づいて、演算処理回路5の出力を量子化して、位相ずれ検出器24へ出力する。位相ずれ検出器24は、A/D変換器7からの量子化データから位相ずれデータを検出して、検出した位相ずれデータを位相ずれ補正器25へ出力する。位相ずれ補正器25はこの位相ずれデータに基づいて、A/D変換器7からの量子化データを補正して、補正後のデータを選択回路8へ出力する。選択回路7はこの補正後のデータを偶、奇数列に分割してそれぞれをビタビ復号回路9、10へ出力する。なお、他の構成は図1に示す従来例と同じであるので、対応する部分には同一番号を付してその説明は省略する。

【0023】図6は、図5における位相ずれ検出器24の内部構成を示すブロック図である。位相ずれ検出器24は、A/D変換器7から出力される再生ディジタルデータをデータレートの1/2倍でサンプリングし、データレートの中間点と両端との3点でのサンプリングデータを比較回路28a、28bへ出力するサンプリングデータ分配器27と、再生ディジタルデータの波形を検出する比較回路28a、28bと、サンプリングデータ分配器27、比較回路28a、28bの3出力を入力とするNANDゲート回路29と、位相ずれデータを出力するローパスフィルタ（LPF）30とを有する。

【0024】また図7は、図6におけるサンプリングデータ分配器27の内部構成を示すブロック図である。サンプリングデータ分配器27は、データレートの1/2倍の再生クロックに応じて入力データを $T_b/2$ 遅延させる遅延器31a、31bと、データレートの中間点と両端とのサンプリングデータをそれぞれにラッチするラッチ回路32a、32b、32cとから構成されている。

【0025】更に図8は、図6におけるLPF30の内部構成を示すブロック図である。LPF30は、のサンプリングデータ分配器27（ラッチ回路32b）の出力（b）（データレートの中間点でのサンプリングデータ）を再生クロックに応じてラッチするラッチ回路33aと、このサンプリングデータ（出力（b））に対して1/128演算を行なう1/128演算器33bと、1ビット遅延器34と、加算回路35a、35bとから構成されている。

【0026】図9は、図5における位相ずれ補正器25の内部構成を示すブロック図である。位相ずれ補正器25は、A/D変換器7から出力される再生ディジタルデータ

に依じて補正すべき再生信号の波形を区別する比較回路 36 と、位相ずれ検出器 24 から入力される位相ずれデータを補正時に使用するデータに変換する演算処理回路 37 と、比較回路 36 の比較結果に基づいて再生信号波形の補正処理を制御する波形選別回路（デコーダ） 38 と、波形選別回路 38 及び演算処理回路 37 からの出力に従って A/D 変換器 7 からの出力に位相ずれ補正を行なう演算処理回路 39 とを有する。

【 0 0 2 7 】次に、動作について説明する。なお、記録時の動作は従来例と同じであるので、その説明は省略する。

【 0 0 2 8 】以下、再生時の動作について説明する。磁気テープに記録されたデジタル信号は回転ヘッドから増幅器 1 を通して再生される。再生された信号はアナログの 3 値信号になっており、この 3 値信号は、イコライザ回路 4 にて波形等化された後演算処理回路 5 と PLL 回路 6a, 6b とへ入力される。アナログ遅延素子とアナログ加算器からなる演算処理回路 5 にて、この 3 値信号は PR 4 検出型の信号に変換される。また、この 3 値信号に依りて、PLL 回路 6a, 6b にて再生クロック、1/2 再生クロックがそれぞれ生成される。PR 4 型信号は A/D 変換器 7 へ入力され、PLL 回路 6b から出力される 1/2 再生クロックに基づいて 4 ないし 8 ビットのデジタルデータに量子化される。このデジタルデータは位相ずれ検出器 24 へ入力され、生成された位相ずれデータが位相補正器 25 へ出力される。位相補正器 25 では、位相ずれデータを基に A/D 変換器 7 からの入力に対して位相ずれ補正が行われ、補正後データは選択回路 8 を通して偶、奇数列に分けられた後、ビタビ復号回路 9, 10 へ出力される。ビタビ復号回路 9, 10 で復号されたデータは選択回路 16 により偶、奇数列の信号が合成されて復号データとして誤り検出・訂正回路 17 へ出力される。誤り検出・訂正回路 17 では、復号データに対して誤り検出、訂正処理などが施され、デシャッフリング、復調などの処理の後、データ伸張回路 18 へ出力される。データ伸張回路 18 では圧縮されたデータが元のデータ量に伸張処理され、D/A 変換器 19 へ出力される。D/A 変換器 19 では、データ伸張回路 18 からの入力がアナログ信号に変換されてアナログ映像信号が出力される。なお、ビタビ復号回路 9, 10 における復号動作は従来例と同様であるので、その説明は省略する。

【 0 0 2 9 】以下、本発明の特徴部分である位相ずれ検出、位相ずれ補正の動作について説明する。

【 0 0 3 0 】まず、位相ずれ検出について説明する。イコライザ回路 4 を通った再生信号は、演算処理回路 5 でのアナログ 1 ビット遅延及び加算処理により、図 2 にその一例を示すようにサンプリング点での信号レベルが“+1”レベル→“-1”レベル、あるいは“-1”レベル→“+1”レベルに変化するところのみ、データレートの中間点でゼロクロスポイントを持つことになる

（図 2 B, C）。しかし実際はジッタ、白色ノイズ、電磁変換系の波形歪などによる位相ずれにより厳密に中間点ではゼロクロスしない。このため、再生信号に依りて生成された再生クロックは必然的に、理想的な信号状態からは位相ずれを含んだ形になる。

【 0 0 3 1 】ファーガソンのアルゴリズムによるビタビ復号方法により復号化を行う場合、白色系の位相ずれに対しては、その大きさがある程度であれば、その位相ずれは吸収可能である。ところが、電磁変換系に特有の波形歪のような白色ではない、比較的定常的な位相ずれに対しては吸収効果がありなく、定常的位相ずれが復号誤りの原因になり、ビタビ復号による C/N(S/N) 向上の効果が低下する。このような問題を解決するために以下のような位相ずれ補償方法を用いる。

【 0 0 3 2 】図 10(a) は位相ずれが再生波形に含まれている場合の位相ずれと信号レベルのずれとの関係を示し、図 10(b) は再生波形の違いによる信号レベルの差を示している。データ検出をデータレートとデータレートの整数分の 1（例えば 2 分の 1）とで行なうと、中間点での信号レベルを検出し、この値がゼロレベルよりどれだけずれているかを検出し、この信号レベルを位相ずれデータとする。これは、図 10(a) または図 2 のゼロクロス点近傍の拡大図に示すように、ゼロクロス点付近の微小な区間における信号レベルの変化は、ほぼ直線的として扱えるので、この微小区間内では位相ずれ量との間にある比例関係により位相のずれ量を決定することができるためである。また、サンプリング点付近の微小区間についても同じように信号レベルと位相ずれ量の間に比例関係をもたせることができるので、位相ずれデータを基にして理想的なサンプリングポイントでの信号レベルと実際に位相ずれ成分を含んだサンプリングポイントでの信号レベルとのずれを推定し、これを足し合わせたデータに更新するようにする。但し、白色系の位相ずれ成分を相殺するために LPF を用い、ある時定数よりも大きな変化に対してのずれ量だけを扱って位相のずれ量を決定する。

【 0 0 3 3 】図 6 に示す位相ずれ検出器 24 において、A/D 変換器 7 から 1/2 再生クロックで量子化したデータが順次サンプリングデータ分配器 27 へ出力される。図 7 に示すサンプリングデータ分配器 27 において、A/D 変換器 7 の出力は遅延器 31a, 31b により 1/2 再生クロックずつ遅延され、1/2 再生クロックずつずれたサンプリング点でのデータが各ラッチ回路 32a, 32b, 32c へ出力される。ラッチ回路 32a, 32b, 32c では再生クロックによりデータ取り込みを行い、これにより各ラッチ回路 32a, 32b, 32c から、データレートの最初にあるサンプリング点でのデータが出力(a)として、データレートの中間点でのデータが出力(b)として、データレートの終わりにあるサンプリング点でのデータが出力(c)としてそれぞれ出力される。これらの出力データは比較回路 28a で出力(a)と

出力(b)とが、比較回路28bで出力(b)と出力(c)とが比較され、データレートの両端で“+1”レベルから“-1”レベルに信号変化しているものを検出する。比較回路28a, 28bはこのような信号変化を検出した場合、NANDゲート29よりLPF 30へ制御信号を出力する。LPF 30は、この制御信号が入力されると、図8に示すLPF 30において、出力(b)のデータをラッチ回路33aにてラッチし、1/128 演算器33と加算回路35a, 35bと1ビット遅延器34とからなる信号処理回路にて帯域制限を行い、電磁変換系の波形歪など比較的定常的な位相ずれ成分のみを通過させ、位相ずれデータを位相ずれ補正器25へ出力する。

【0034】次に位相ずれ補正の動作について説明する。図8に示す位相ずれ補正器25において、演算処理回路37は、入力された位相ずれデータとゼロレベルとのレベル差の絶対値を計算し、その絶対値データを符号データとともに演算処理回路39へ出力する。比較回路36にはサンプリングデータ分配器27から出力(a), (b), (c)が入力され、比較回路36は、入力信号波形が図11の(a)~(h)のいずれのタイプに該当するかを判断し、判断結果を波形選別回路38へ出力する。波形選別回路38は、入力された判断結果に基づき位相ずれに対して“+補正”か“-補正”かを判断し、その判断データを演算処理回路39へ出力する。演算処理回路39は、入力された符号データ、レベル差の絶対値データ及び補正の判断データに基づいて、サンプリングデータ分配器27からの出力(c)に対して補正を行った後、補正済みデータを選択回路8へ出力する。

【0035】選択回路8へ入力された補正済みデータは、偶、奇数列に分割され、それぞれビタビ復号回路9, 10へ入力される。ビタビ復号回路9, 10での復号動作、及びそれ以降の各回路の動作については従来例と同じであるので、それらの説明は省略する。

【0036】実施例2

なお、上記実施例ではデータレートの1/2 倍の周期でサンプリングする場合について説明したが、1/3 倍以上の整数分の1 倍の周期でサンプリングする場合についても同様に行なえる。

【0037】実施例3

また、上記実施例では位相ずれデータは、データレートの中間点での信号レベル変動に基づいて位相ずれデータを検出したが、特定のレベル変化を行う波形、例えば同じデータレート中にゼロクロス点を持つ波形の“+”レベルの信号レベルのずれにに基づいて位相ずれデータを検出することも可能である。

【0038】実施例4

更に、上記実施例ではファーガソンのアルゴリズムを用いたビタビ復号方法を利用する場合について述べたが、他のアルゴリズムのビタビ復号方法またはビタビ復号方法以外の他の復号方法を利用する場合にも、本発明は適

用可能である。

【0039】

【発明の効果】以上のように、本発明によれば、再生された実際の信号レベルから特定のパターンで信号変化する場合のゼロクロス点の位相ずれを算出し、その算出値に基づいて本来の理想的なサンプリング点での受信レベルを予測するようにしたので、サンプリングした再生データをより正確に検出することができ、復号精度の向上を図ることができる。

10 【0040】また、位相ずれ検出器内の出側にLPF を設けて、変動周期が短いランダムな位相ずれはカットして、定常的な位相ずれを検出するようにしたので、ビタビ復号方法における位相ずれ補正の欠点を解消して、電磁変換系に特有な波形歪などの定常位相ずれを補正することができる。

【図面の簡単な説明】

【図1】従来の磁気記録再生装置の構成を示すブロック図である。

20 【図2】再生信号のレベル及び再生信号に含まれるゼロクロス点を示す図である。

【図3】ファーガソンのアルゴリズムを用いたビタビ復号方法において、状態パラメータに対する状態遷移、生き残りパス、復号結果を示す図である。

【図4】磁気記録再生装置におけるサンプリング点からの位相ずれとビット誤り率との関係のシミュレーション結果を示すグラフである。

【図5】本発明に係るデータ検出装置を組み込んだ磁気記録再生装置の構成を示すブロック図である。

30 【図6】図5における位相ずれ検出器の構成を示すブロック図である。

【図7】図6におけるサンプリングデータ分配器の構成を示すブロック図である。

【図8】図6におけるLPF の構成を示すブロック図である。

【図9】図5における位相ずれ補正器の構成を示すブロック図である。

【図10】再生波形に位相ずれがある場合の信号レベルのずれと位相ずれとの関係、及び再生波形の波形による信号レベルの違いを示す図である。

40 【図11】再生波形の各種の波形形状を示す図である。

【符号の説明】

5 演算処理回路

6a, PLL 回路 (Tb)

6b PLL 回路 (1/2 Tb)

7 A/D 変換器

9, ビタビ復号回路 (偶数列)

10 ビタビ復号回路 (奇数列)

24 位相ずれ検出器

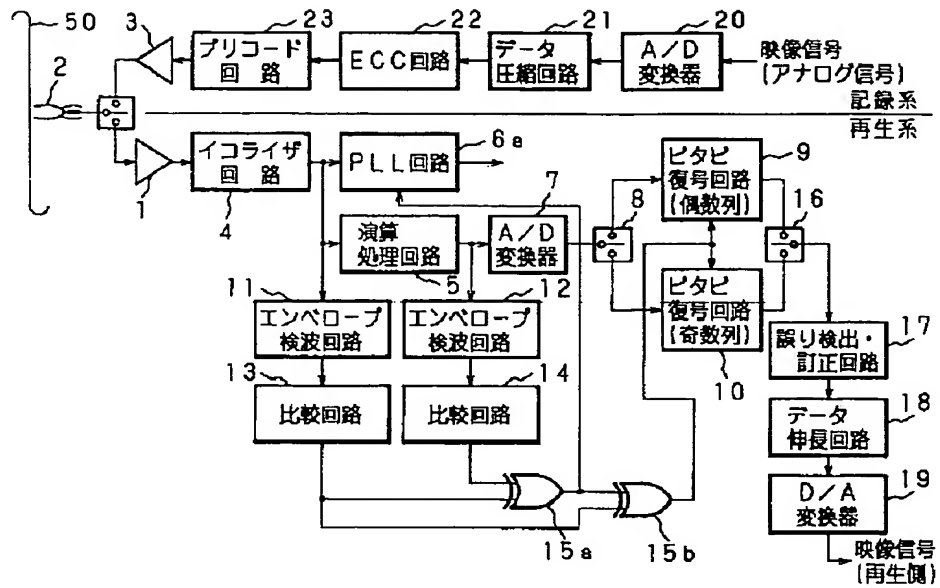
25 位相ずれ補正器

50 30 LPF

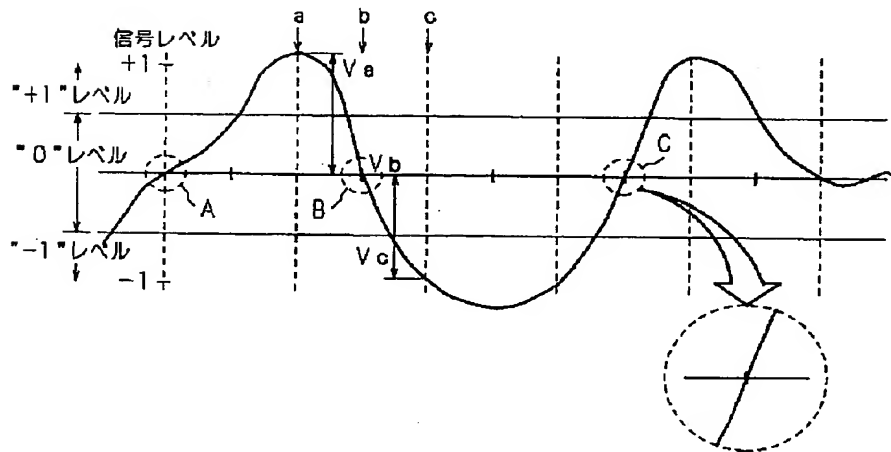
37 演算処理回路

39 演算処理回路

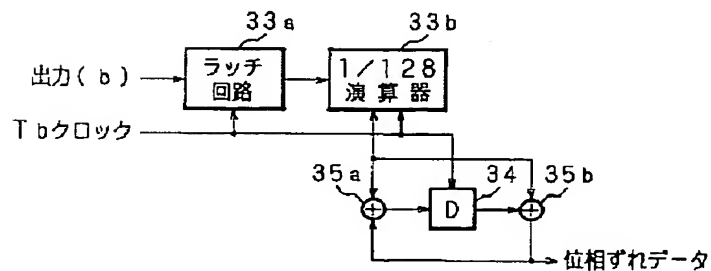
【図 1】



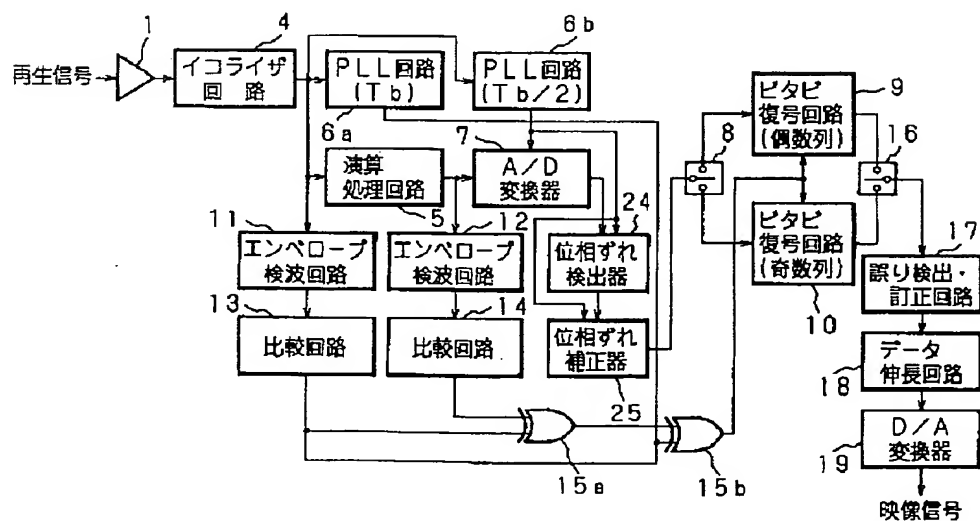
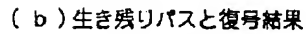
【図 2】



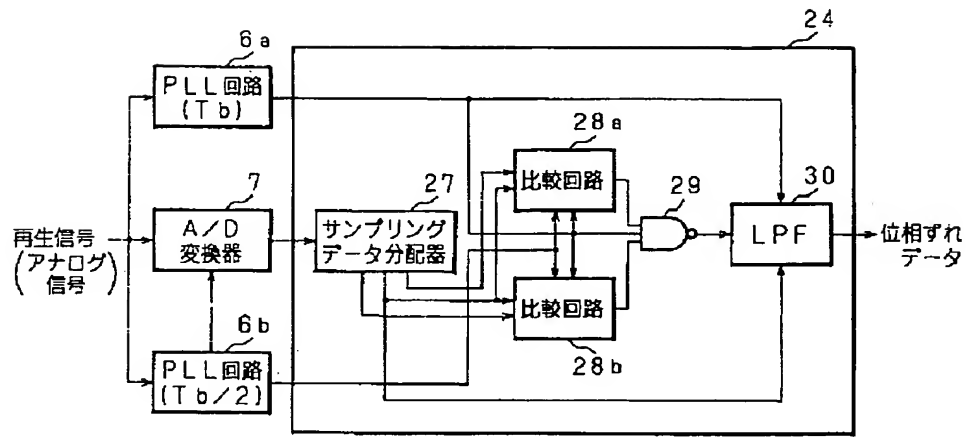
【図 8】



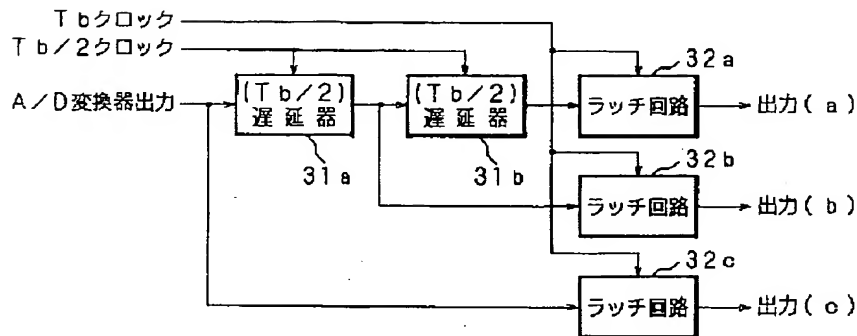
(a) S_J の各値に対する状態遷移



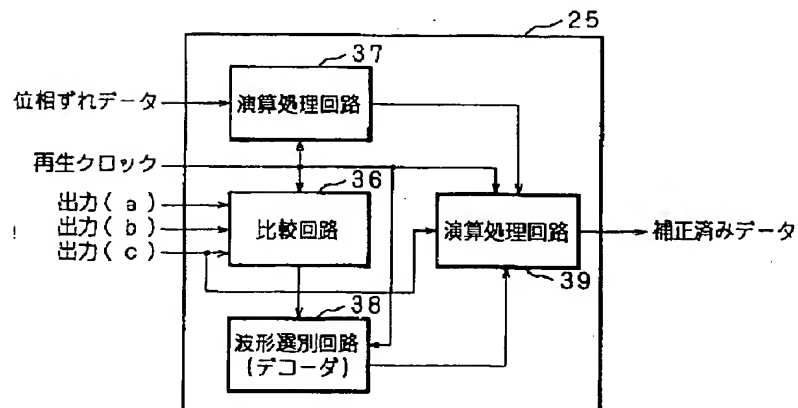
【図 6】



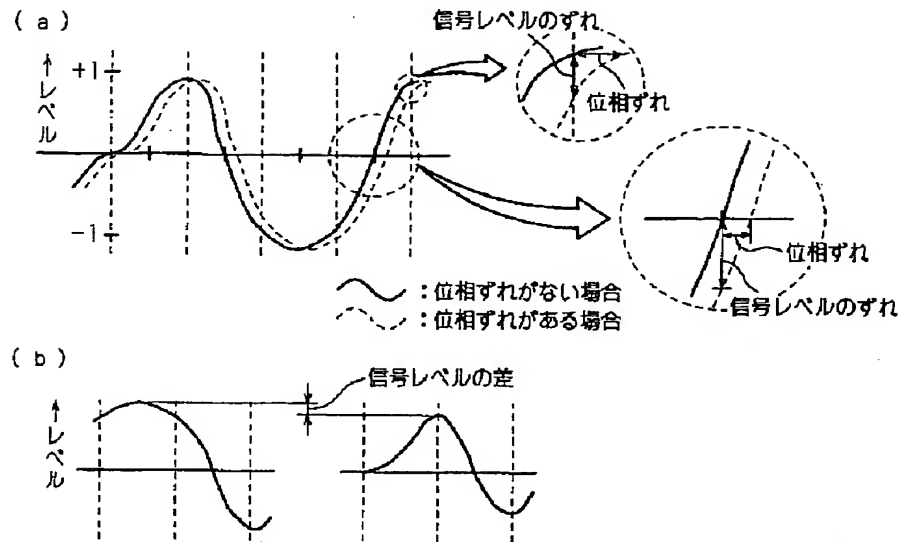
【図 7】



【図 9】



【 図 1 0 】



【 図 1 1 】

